

Bi 層状構造強誘電体薄膜の構造と物性制御

福岡大学理学部応用物理学科

香野 淳

1. 研究の背景と研究目標

コンピュータや携帯情報機器のさらなる高性能化、高機能化をはかるためには、低消費電力で高速動作する不揮発性メモリーの開発が必要不可欠である。強誘電体薄膜メモリーはその有力候補であり、材料、プロセス、デバイス、回路など様々なレベルの研究が進められている。メモリー構造としては、トランジスタと強誘電体キャパシタを用いる DRAM 型が主流であるが、非破壊読み出しが可能な点およびスケールングに適している点でより優れている金属/強誘電体/シリコン (MFS) 電界効果トランジスタ (FET) 型メモリーについても地道な研究が進められている。また、強誘電体材料として、分極特性がよいだけでなく、鉛を含まず、分極疲労特性に優れていることが求められる。このような背景のもと、我々は、MFS 型メモリーの実現を目指して、シリコン基板上に強誘電体薄膜を低温で形成する技術の開発、界面を含めた薄膜の構造物性・電子物性の理解とその精密制御技術の開発を目的として、Bi 層状構造強誘電体薄膜の Si 基板上での薄膜 (膜厚 100nm 以下) の結晶化、構造相変化、膜構造 (密度、ラフネスなど) 電子状態などの構造物性と薄膜および薄膜/Si 界面の電気的物性の研究を行ってきた。以下に、参考発表論文 (欧文誌) の[1]、[2]を中心に主な研究成果について記す。

2. 研究成果

2.1 薄膜の形成

大面積基板上への薄膜の均一形成および薄膜作製コストの点で有利なsol-gel法とスピンコートを用いた薄膜形成に取り組んできた。材料としては、Bi層状構造の強誘電性物質である $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) 及び $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$ (BLT) の検討を行った。SBTやBLTは、鉛を含まないこと、および分極疲労の少ない材料である点ですぐれている。

Si 基板を化学洗浄、希フッ酸処理することにより Si 表面を水素終端表面にした後、関東化学(株)により調整された sol-gel 前駆体を Si 基板にスピンコートし、直ちに 150 °C、大気中で乾燥を行った。その後、電気炉あるいは赤外加熱炉で結晶化アニールを行った。この方法により、膜厚 100 nm 以下の薄膜を Si 基板上に再現性よく形成することができた。薄膜の電気特性を調べる際には、薄膜上に Au 電極を蒸着し、MFS 構造を作製した。

2.2 X線反射率(XRR)とX線回折(XRD)による薄膜の構造評価

薄膜の構造を精密に調べるため、多層膜ミラーとモノクロメータを用いた平行ビーム光学系を構築した。モデル計算と実測値へのフィッティングによる XRR 解析および XRD の詳細な解析から、密度、表面・界面ラフネス、界面層の形成、構造相、結晶子サイズなどを定量的に評価でき、それらの知見から薄膜の結晶化過程を明らかにすることができた (2.3, 2.4 参照)。さらに、装置の入射光側を変更するこ

とにより、薄膜の配向性の測定ができ、薄膜の優先配向と電気物性との相関を明らかにすることができた(2.4)。

2.3 SBT 薄膜の結晶化と構造相変化(参考発表論文[1] 参照)

X線回折強度プロファイルの結晶化時間依存性の結果から、SBT薄膜は、アモルファスから一旦フローライト相への結晶化が起こり、その後Bi層状構造へと結晶構造相変化が起こることがわかった。XRR解析を用いて、薄膜の膜厚、密度の結晶化アニール温度依存性(アニール時間は1時間)を調べた結果、膜厚は750 nm付近で温度とともに急激に増加、このとき密度は急激に減少し、どちらも850 nm以上ではほぼ一定となった。750 nm付近ではフローライトからBi層状構造へと構造相が変化しており、Bi層状構造相の形成が進むと同時に緻密化が起こることが明らかとなった。また、この構造相変化の領域では、温度の上昇とともに表面ラフネスが増加していることから、グレイン成長が同時に起こっていることが示唆された。X線回折の結果から、結晶化温度800 nm以上でBi層状構造単相の膜となることがわかった。X線回折積分強度の温度依存性からBi層状構造相形成のメカニズムを調べた(図1)。図1からわかるように、温度800 nmを境として、活性化エネルギーが大きく変化している。低温側での活性化エネルギーは報告されている値よりも大きく、高温側はそれよりも著しく小さい。構造相の変化とグレインサイズ変化とをあわせて考えるため、回折ピーク幅から結晶子サイズの変化を見積もったところ、先に述べた表面ラフネスと同様に、Bi層状構造相の結晶子サイズ750 nm付近で急激に増加し、800 nm以上では約60nmでほぼ一定となった。これらのことから、800 nm以下では、構造相の変化とグレイン成長とが同時に起こっていることがわかった。すなわち、800 nmよりも低温側で活性化エネルギーが高いのは、フローライト相からBi層状構造相への構造相変化とグレイン成長が同時に起るためではないかと考えられ、膜厚が薄い基板との間に生じるストレスや結晶粒の表面エネルギーの効果が大きく影響している可能性がある。一方、高温側では、構造相変化を伴わないため、Bi層状構造結晶が成長しやすいのではないかと考えられる。詳細はまだ議論中であるが、膜厚の非常に薄い膜の結晶化の際に、このような変化が生じることは本研究によりはじめて見出されたものである。XRR解析の結果から、アモルファス相の薄膜の密度、およびフローライト相とBi層状構造相とが共存する薄膜の密度は、Bi層状構造相のSBTよりもかなり小さく、アモルファスやフローライト相の膜中に多くの欠陥が生じている可能性があることがわかった。Bi層状構造単相となった場合でもバルクSBTの密度よりもわずかに低く、結晶粒界中に欠陥が多く存在することが示唆された。また、密度2-3g/cm³、厚さ数nmの界面層が形成されていることが分かった。薄膜形成時にSi基板の酸化が起こったためと考えられる。さらに、膜厚40nm程度のSBTを用いたAu/SBT/Si構造の容量-電圧

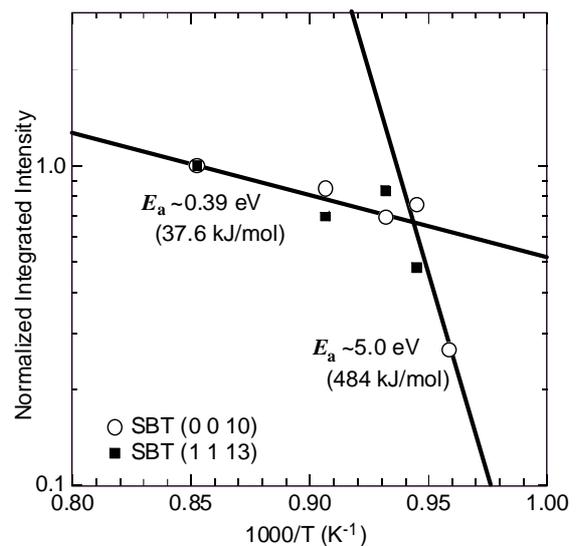


図1 X線回折積分強度の結晶化温度依存性。実線はアレニウスの式でフィッティングした結果で、 E_a は活性化エネルギー。

(C-V) 特性にSBTの強誘電性にに基づくヒステリシスを観測した。ただし、バルクの物性と比較するとヒステリシス電圧幅が狭く、誘電率も小さいことがわかった。SBTの膜厚が約 40nmと薄いため、いわゆるサイズ効果によるものではないかと考えられるが、その物理的起源についてはまだわかっていない。

2.4 BLT 薄膜の結晶化と物性 (参考発表論文[2] 参照)

X線回折強度分布のアニール温度依存性から、温度 550 °C 以上で結晶性薄膜が形成されることがわかった。ただし、650 °C 以上で長時間アニールを行うと、基板との間で原子の相互拡散が促進され異種結晶が形成されやすくなることが示唆された。アニール温度 550 °C あるいは 600 °C では、アモルファスからBi層状構造に結晶化が徐々に起こることがわかった。結晶化の進行とともに格子定数が変化し、結晶性が良くなることがわかった。XRRのアニール時間依存性の解析から、結晶化の進行にともなって、BLTの膜厚が減少し、同時に膜が緻密化することがわかった。これらの結果は結晶化時のグレイン成長、結晶性の改善と対応している。また、BLT/Si界面に密度 2.5g/cm³程度の界面層が形成されていることがわかった。これは、SBT/Si系と同様にSiの酸化によるものと考えられる。温度 550 °C と 600 °C で結晶化した薄膜を用いたAu/BLT/Si構造の容量-電圧(C-V)特性に、薄膜の強誘電性によるヒステリシスが観測された (図 2)。図 2 挿入図のように、ヒステリシス幅とその印加電圧依存性は 550 °C で結晶化した試料の方が大きくなっている。その主な原因は薄膜中の結晶配向にあることがわかった。すなわち、薄膜の結晶に優先配向が生じており、配向の仕方はアニール温度および昇温レートにより異なり、特に、a, b軸が基板面に垂直に配向した結晶子の割合が 550 °C で結晶化した薄膜の方が大きいことを反映して、ヒステリシスが大きくなったと考えられる。また、C-V特性の解析からBLT薄膜の誘電率がバルク結晶に比べてかなり小さくなっていることがわかった。薄膜中の結晶子サイズが約 60nm程度と非常に小さいため、誘電率低下はサイズ効果によるものと考えられるが、その物理的起源は明らかになっていない。また、C-V特性の周波数依存性から、BLT/Si界面の界面準位密度が $3 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ と大きく、また膜中に正電荷が存在することがわかった。電極形成後、酸素雰囲気中でポストアニールを行うことにより、界面準位密度がアニール前の約 1/3 に低減でき、膜中電荷も大幅に低減できることを見出した。

3 . 結論

膜厚 100nm 以下の強誘電体薄膜をシリコン基板上に再現性よく形成できるようになった。X線反射率およびX線回折の詳細な解析から、SBT および BLT 薄膜について、結晶化過程を明らかにすることができた。特に、SBT 薄膜については、結晶化の際に結晶構造相の転移が起ること、Bi 層状構造相形成のメカニズムが 800 °C 前後で大

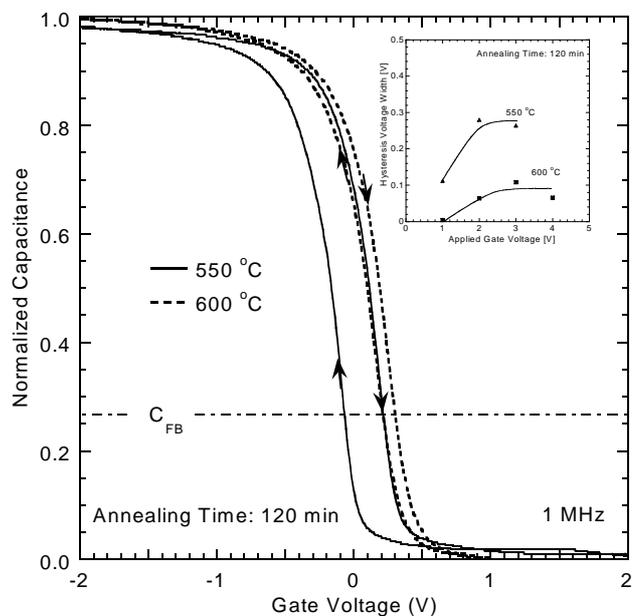


図 2 Au/BLT/p-Si 構造の C-V 特性。挿入図は、ヒステリシス電圧幅の印加電圧依存性。

きく変化することを見出した。また、結晶化の際の結晶子サイズの変化、薄膜中の結晶配向の変化などを明らかにした。特に、BLT 薄膜では c 軸優先配向が生じており、配向性が結晶化温度に依存していることがわかった。Si 基板上に Bi 層状構造物質を直接成膜することにより、結晶の配向がある程度制御できることを見出した。比較的低温で容易に形成可能な多結晶性薄膜について配向制御の可能性が示唆された点は応用上意義深い。また、SBT/Si および BLT/Si のどちらの場合も、Si 酸化膜と考えられる界面層が形成されることがわかった。Au/SBT/Si 構造、Au/BLT/Si 構造の容量-電圧 (C-V) 特性にヒステリシスを観測し、100 nm 以下の結晶粒からなる多結晶薄膜がマクロに強誘電特性を示すことを明らかにした。このとき、薄膜の誘電率がバルク結晶に比べて小さくなっていることがわかった。さらに、薄膜/Si 界面の電子準位密度と薄膜中の固定電荷をポストアニールによって低減できた。BLT/Si 系では薄膜構造 (配向性、界面状態) が電気特性に与える影響が見出し、物性制御の指針を得ることができた。

4 . 展望

XRR 解析はマクロな領域の均一性や平均構造を調べる有用な方法であると同時に、非破壊で薄膜、界面を調べることができ、プロセス管理などの応用技術として期待できる。本研究により、比較的ラフネスの大きな多結晶薄膜についても薄膜構造や界面構造を定量分析できることが示されたが、現状ではシミュレーションフィッティングに時間と熟練を必要とする。プロセス評価、信頼性評価など産業利用を目指して、簡便な解析手法の開発を進めていく必要がある。物性研究の観点から、XRR 解析を高度化し、薄膜の表面・界面ラフネスを分析・解析するための技術開発を行っていく必要がある。また、構造と物性との相関を明らかにするとともに、更なるプロセスの改善や新材料の開発に取り組み、物性制御技術を確立することが望まれる。さらに、薄膜の物性値がバルクと異なる原因を解明し、薄膜化の限界を探る必要がある。

参考発表論文

- [1] Atsushi Kohno, Hideo Sakamoto and Kazuhiro Matuo: "Crystallization and Structural Phase Transformation in Sub-100-nm-Thick $\text{SrBi}_2\text{Ta}_2\text{O}_9$ Thin Film", Jpn. J. Appl. Phys., **44** (2005), in press.
- [2] Atsushi Kohno, Fumitake Ishitsu, Kazuhiro Matuo and Hiroyuki Tomari: "Crystallization of Sub-100 nm-Thick $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$ Films on Silicon Substrates and Their Electrical Properties", Mater. Res. Soc. Symp. Proc., **784**, 497-502 (2004).

連絡先: kohno@fukuoka-u.ac.jp

共同研究者: 福岡大学大学院・理学研究科・坂元英雄氏 (現・NEC エレクトロニクス株)

石津文武氏 (現・日立システムアシスト株)、松尾和展氏 (現・日本フィリップス株)

泊博幸氏 (現・エルピーダメモリ株)